



Hans-Günther Wagemann

Bauelemente der Halbleitertechnik

(Vortrag in der Sitzung der technikwissenschaftlichen Klasse am 7. Januar 1994)

In: Berichte und Abhandlungen / Berlin-Brandenburgische Akademie der Wissenschaften
(vormals Preußische Akademie der Wissenschaften) ; 1.1995, S. 21-40

Persistent Identifier: [urn:nbn:de:kobv:b4-opus-28459](https://nbn-resolving.org/urn:nbn:de:kobv:b4-opus-28459)

Die vorliegende Datei wird Ihnen von der Berlin-Brandenburgischen Akademie der Wissenschaften unter einer Creative Commons Attribution-NonCommercial-ShareAlike 3.0 Germany (cc by-nc-sa 3.0) Licence zur Verfügung gestellt.



Hans-Günther Wagemann

Bauelemente der Halbleitertechnik

(Vortrag in der Sitzung der technikwissenschaftlichen Klasse am 7. Januar 1994)

Zusammenfassung

Bauelemente der Halbleitertechnik repräsentieren schaltungstechnische Einheiten vom Einzeltransistor bis zum hochintegrierten Schaltkreis, in denen zunehmend auch Sensoren und Aktuatoren der Mikrosystemtechnik vorhanden sind. Ihre industrielle Produktionstechnik umfaßt den Entwurf und die Simulation, die Produktion und die Technologie sowie die Qualitätssicherung und die Meßtechnik. Bei Produktmängeln schließt sich nach einem Re-Design der gleiche produktions-technische Zyklus (wiederholt) an. Es werden Beispiele aus der Entwicklung der Röntgenstrahltechnologie und aus der Handhabung des Qualitätssicherungssystems DIN ISO 9000 erörtert.

1. Einführung

Ein Halbleiterbauelement ist „die kleinste, nicht weiter zerlegbare Einheit der Elektronik“ [DIN 40 150]. Das Verständnis für derartige „Einheiten“ hat sich im Laufe der Zeit gewandelt. Während vor 30 Jahren die seinerzeitigen Transistoren innerhalb ihres Metallgehäuses von 8 mm Durchmesser ein einzelnes aktives Element repräsentierten, sind heutige Funktionseinheiten komplette Verstärker oder Rechnerprozessoren mit vielen zehntausend Transistoren, Widerständen und Kondensatoren, oder als Speicher sogar mit millionenfachen Elementen, aber mit nur unwesentlich gewachsenen äußeren Abmaßen, z. B. auf quadratische Chip-Größen von 20 x 20 mm². Zusätzlich enthalten sie heutzutage häufig Sensoren und Aktuatoren, die als „Sinnesorgane“ und „Glieder“ ein Prozessor-„Gehirn“ unterstützen. Die gleichbleibende äußere Größe von Halbleiterbauelementen entspricht auch dem nur geringfügig gewachsenen Verbrauch elektrischer Leistung heutiger Bausteine. In

der Konsequenz bedeutet dies, daß die Einzelfunktion, heute hunderttausendfach und mehr vertreten auf einem Baustein, mit einem Bruchteil früherer elektrischer Leistung arbeitet. Miniaturisierung zur Verringerung des Leistungsverbrauches bei gleichzeitigem Anwachsen der Komplexität charakterisiert Halbleiterbauelemente.

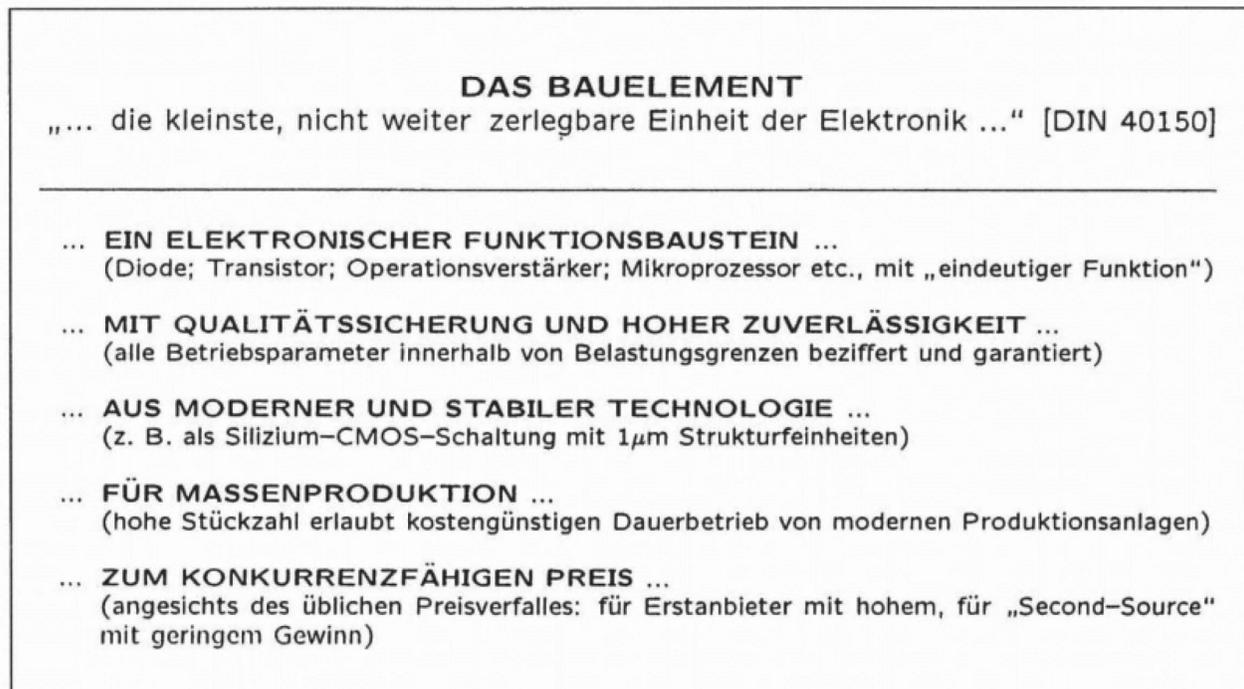


Abb. 1

Ziele bei der Herstellung von Bauelementen der Halbleitertechnik,
Mikroelektronik und Photonik

Die Herstellungsziele für ein Halbleiterbauelement sind über die Jahre weitgehend gleich geblieben (Abb. 1).

1. es muß eine *eindeutige Funktion* gewährleistet sein,
2. *Qualität und Zuverlässigkeit* werden vom Hersteller garantiert und beziffert,
3. die Bausteine aus einer modernen und stabilen Technologie sind *auf absehbare Zeit verfügbar*,
4. Massenproduktion ermöglicht *einen konkurrenzfähigen Preis*.

Dabei regiert auf dem Markt seit vielen Jahren das Gesetz von Gordon Moore (Moore, 1980), das den künftigen *Preisverfall* der heutigen Bauelemente bereits in die Kalkulationen einbezieht, wann eine industrielle Fertigungslinie unrentabel sein wird.

Vom „Bauelement“ der Elektrotechnik unterscheiden sich die „Proben“ der Festkörperphysik beträchtlich, weil sie Unikate bleiben. Insofern erfüllen derartige Proben keines der oben erwähnten Kriterien. Fast alle Erstentwicklungen wurden in Form von Unikaten gemacht, erst später kamen dann Bauelement-Aspekte hinzu. Man vergleiche den ersten Junction-Transistor von W. Shockley aus dem Jahre 1950 (Abb. 2) mit dem ersten Planartechnologie-Transistor von J. Hoerni

und R. Noyce aus dem Jahre 1959 (Abb. 3), desgleichen den ersten Integrierten Schaltkreis von J.S. Kilby aus dem Jahre 1958 (Abb.4) mit dem MICRO-MOSAIC-Schaltkreis der Fa. Fairchild aus dem Jahre 1967 (Abb. 5), der erstmals mit Hilfe eines Rechnerentwurfes entstand. Interessant ist, daß einmal in der Geschichte der Festkörperelektronik auch ein Halbleiterbauelement, nämlich der MOS-Transistor, wieder als „Probe“ in die Festkörperphysik zurückkehrte, als von Klitzing, Dorda und Pepper den Quanten-Hall-Effekt an einem industriellen Bauelement nachwiesen (v. Klitzing et al., 1980).

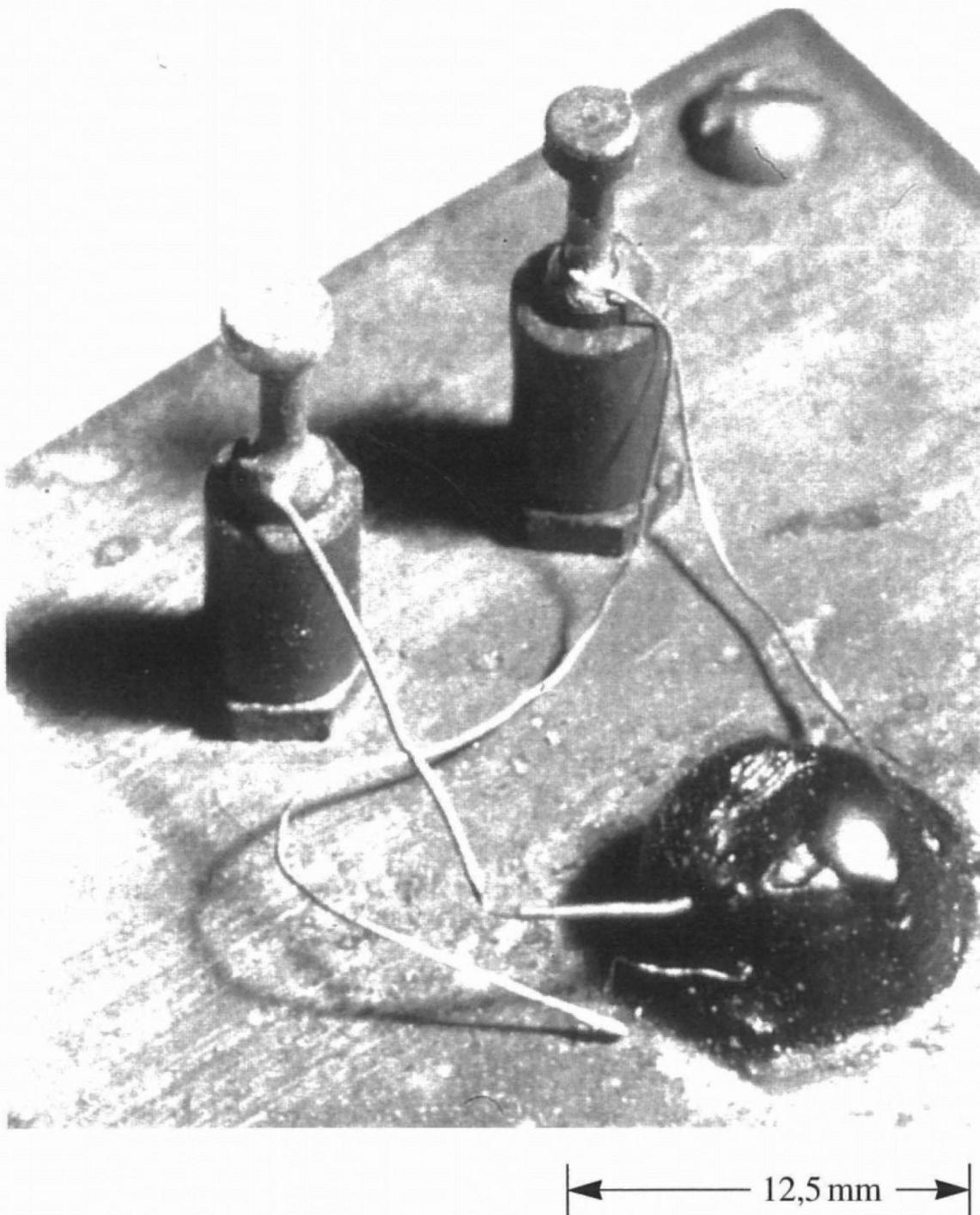
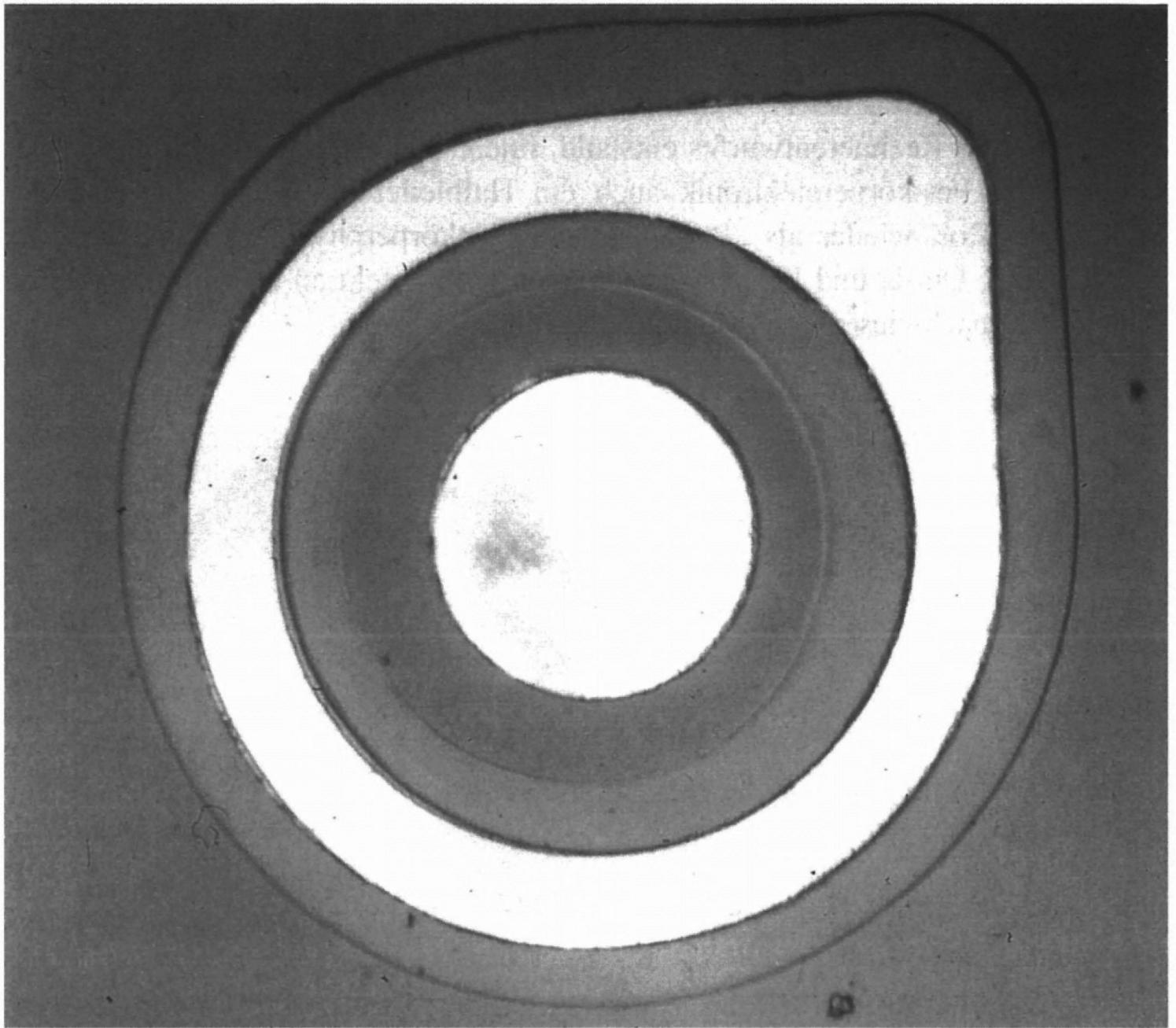


Abb. 2

Junction Transistor von W. Shockley aus dem Jahre 1950.

Der pnp-Transistor besteht aus dem Germanium-Tropfen (rechts unten), in dessen Schichten mehrere Drähte münden. Die zylinderartigen Elemente (links oben) sind Anschlußpfosten (nach S. Augarten, 1983)



← 1,5 mm →

Abb. 3

Erster Transistor in Silizium-Planartechnologie von J. Hoerni und R. Noyce
aus dem Jahre 1959 (nach S. Augarten, 1983)

Halbleiterbauelemente sind für die Wirtschaft eines Industrielandes zu einer Art „Rohstoff“ geworden. Ihre *nationale Verfügbarkeit* wird bei mancher Diskussion zur wirtschaftlichen Überlebensbedingung erhoben (Seitz, 1990), andererseits erlaubt die neue Entwicklung der Weltwirtschaft nach der Auflösung der politischen Blöcke auch eine gelasseneren Sicht (Interview mit H. Sandfort, 1994). Inzwischen hat sich weltweit eine *einheitliche Produktionstechnik* herausgebildet. Deren Abriß ist Gegenstand dieses Artikels, ebenso einige Betrachtungen zu neuartigen Verfahren der Halbleitertechnik und der Mikroelektronik.

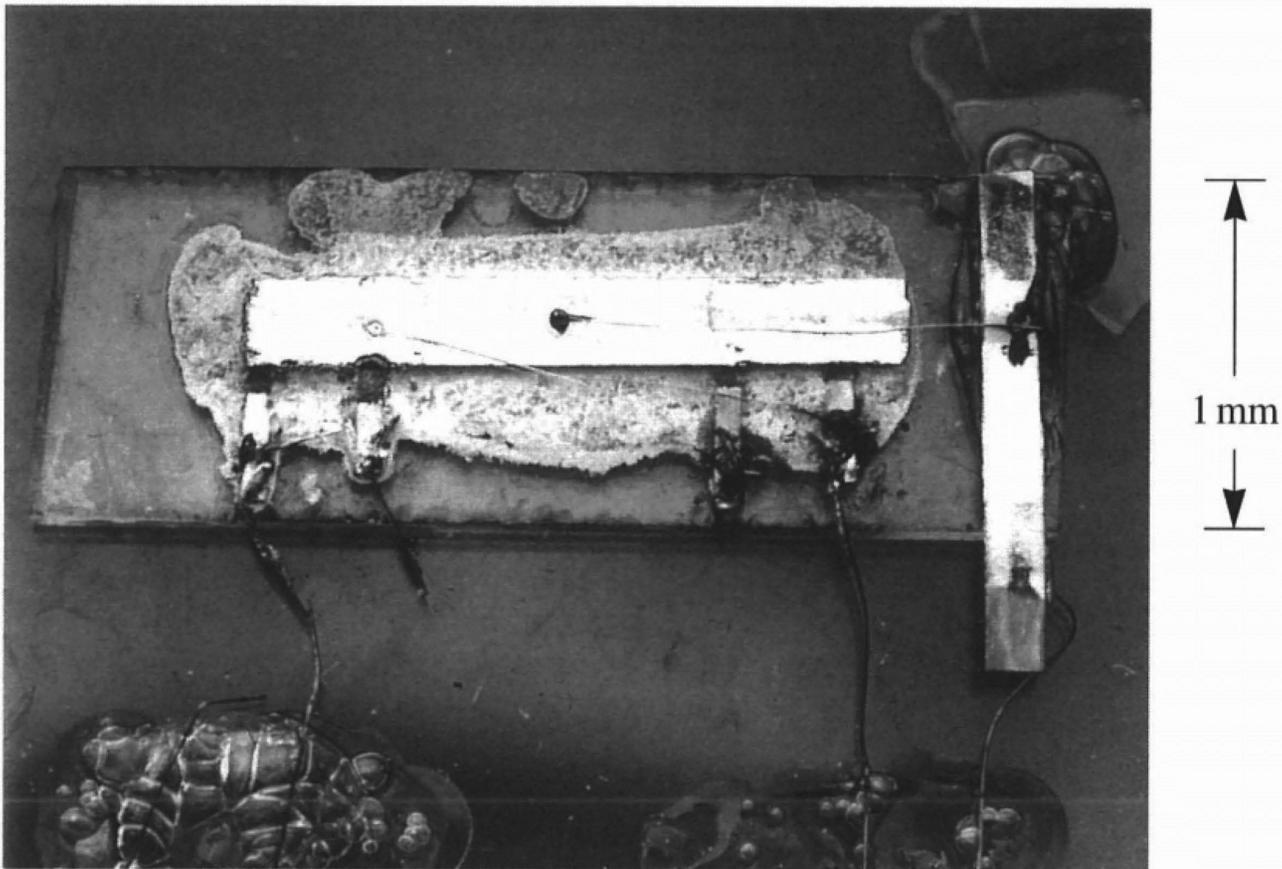


Abb. 4

Erste Integrierte Schaltung von J.S. Kilby aus dem Jahre 1958, ein DC/AC-Wandler aus Germanium (nach S. Augarten, 1983)

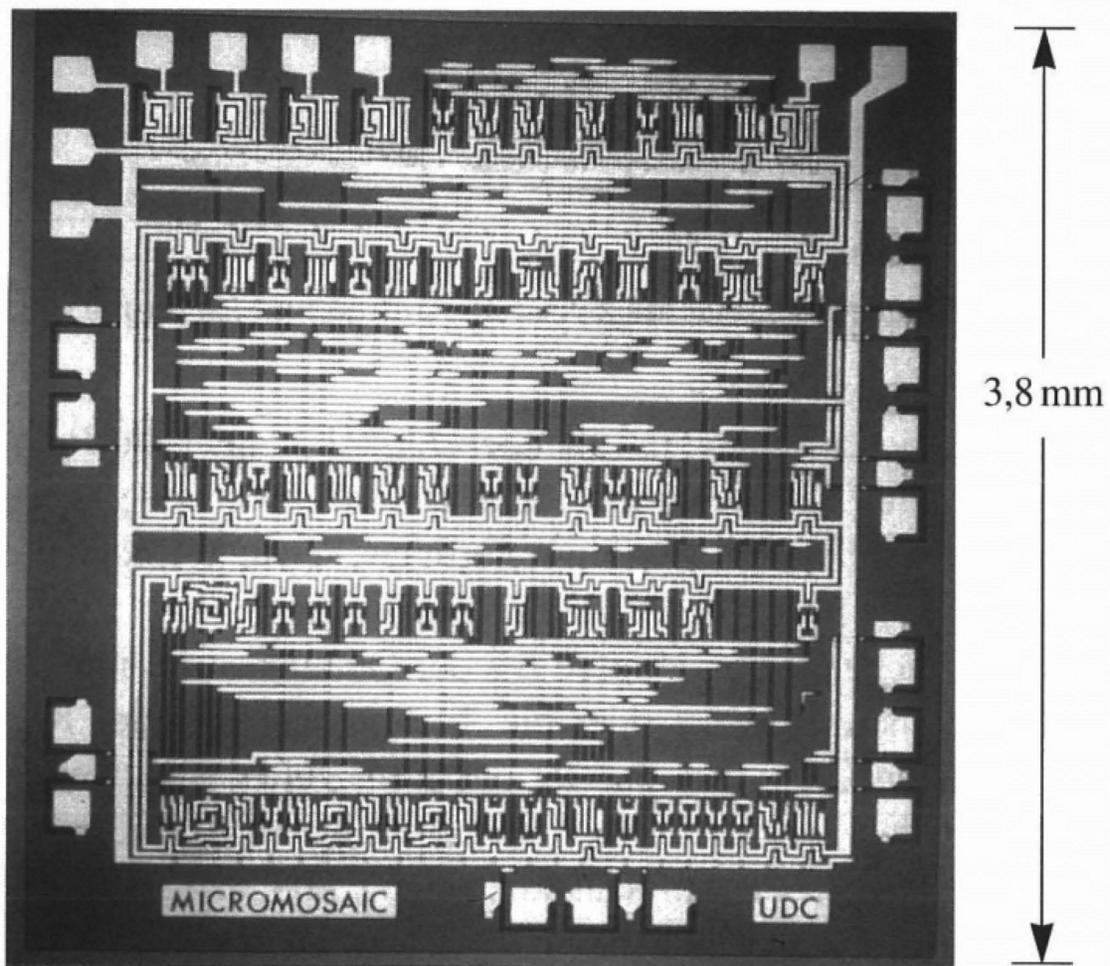


Abb. 5

Erster Rechner-entworfener Integrierter Schaltkreis der Fa. Fairchild aus dem Jahre 1967 in Si-Planartechnologie, Metallisierungsmaske (nach S. Augarten, 1983)

2. Industrielle Herstellung von Halbleiterbauelementen

Die Herstellung von Halbleiterbauelementen aller Art läuft zwischen *Auftrag* und *Lieferung* nach einem festen Schema ab (Abb.6). Dabei wird zunächst einmal angenommen, daß ein völlig neues Bauelement mit vollständigem Ablauf aller Fertigungsschritte hergestellt werden soll (Standard-Baustein-Entwurf und „full custom design“).

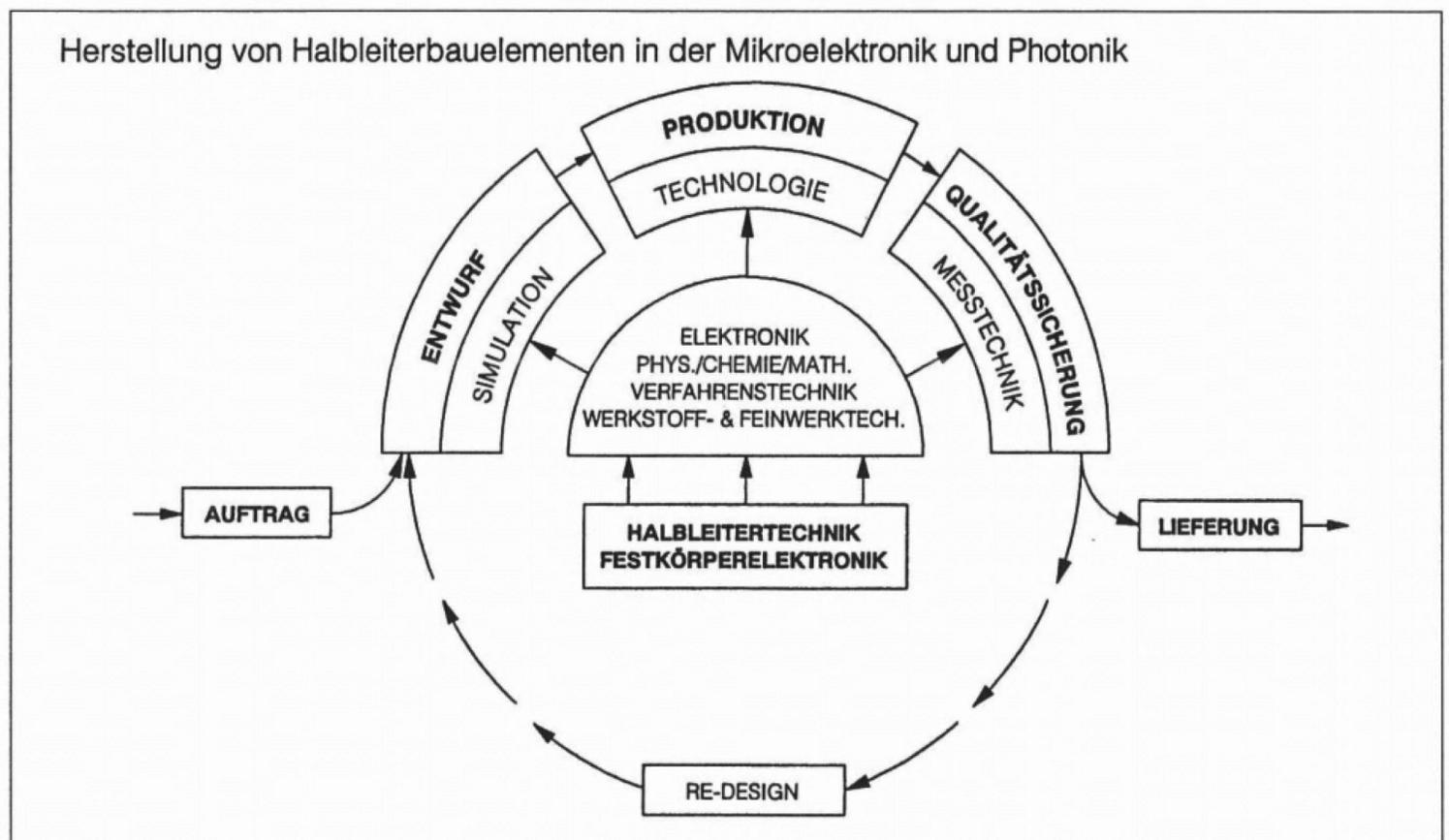


Abb. 6

Halbleiterbauelemente zwischen Auftrag und Lieferung

Nach dem auf Simulationsabläufen fußenden *Entwurf* findet die *Produktion* statt, die sich einer erprobten Technologie bedient. Beim Entwurf beginnend und innerhalb des Produktionsablaufes sowie am fertigen Produkt findet die *Qualitätssicherung* statt, und sie bedarf einer vielfältigen Meßtechnik.

Für den Fall unzureichender Ergebnisse bei der Qualitätssicherung und Ausbeute werden der Bauelement-Entwurf oder die Technologie in einer Korrekturphase („*Re-Design*“) überarbeitet und der Produktionszyklus ein zweites (und u.U. wiederholtes) Mal durchlaufen, bevor die Lieferung an den Kunden stattfindet. Natürlich sind Re-Design-Phasen sehr kostspielig und sollten nur wenige Male stattfinden. Insofern ist die Grundtendenz eines Produktionszyklus „konservativ“: Änderungen innerhalb der Simulation, Technologie und Meßtechnik nur dann, wenn der Erfolg einer Weiterentwicklung überzeugend bewiesen wurde, wenn Ausbeute-Einbrüche vorliegen oder gänzlich neue Produkte es gebieten.

2.1 Entwurf und Simulation von Halbleiterbauelementen

Der Entwurf von Halbleiterbauelementen wird durch die *Planartechnologie des Siliziums* besonders einfach. Weil dabei alle Strukturen oberflächenparallel aufgebaut werden, indem man mit einer Folge von Photomasken Muster von Öffnungen in eine zuvor erzeugte Schutzschicht aus Siliziumdioxid/SiO₂ mit Flußsäure einätzt (Abb. 7), durch die dann dotierende Fremdatome in das Silizium-Substrat eindiffundieren, besteht der Bauelemententwurf aus dieser Abfolge von Photomasken (Abb. 8). Das Bauelement selber entsteht aus der Folge von Arbeitsschritten, die sich an die photolithographischen Verfahren zur Öffnung von „Fenstern“ in der SiO₂-Schicht anschließen: Diffusion oder Implantation von Dotierstoffen, Schließen der Öffnung durch Oxidation des Siliziums, Einebnung der Oberfläche („Planarisierung“) für den nächsten Lithographie-Schritt. Und zwischendurch immer wieder: Reinigung der Halbleiteroberfläche von Staub und störenden Chemikalien, wie dem allgegenwärtigen und Instabilitäten verursachenden Natrium.

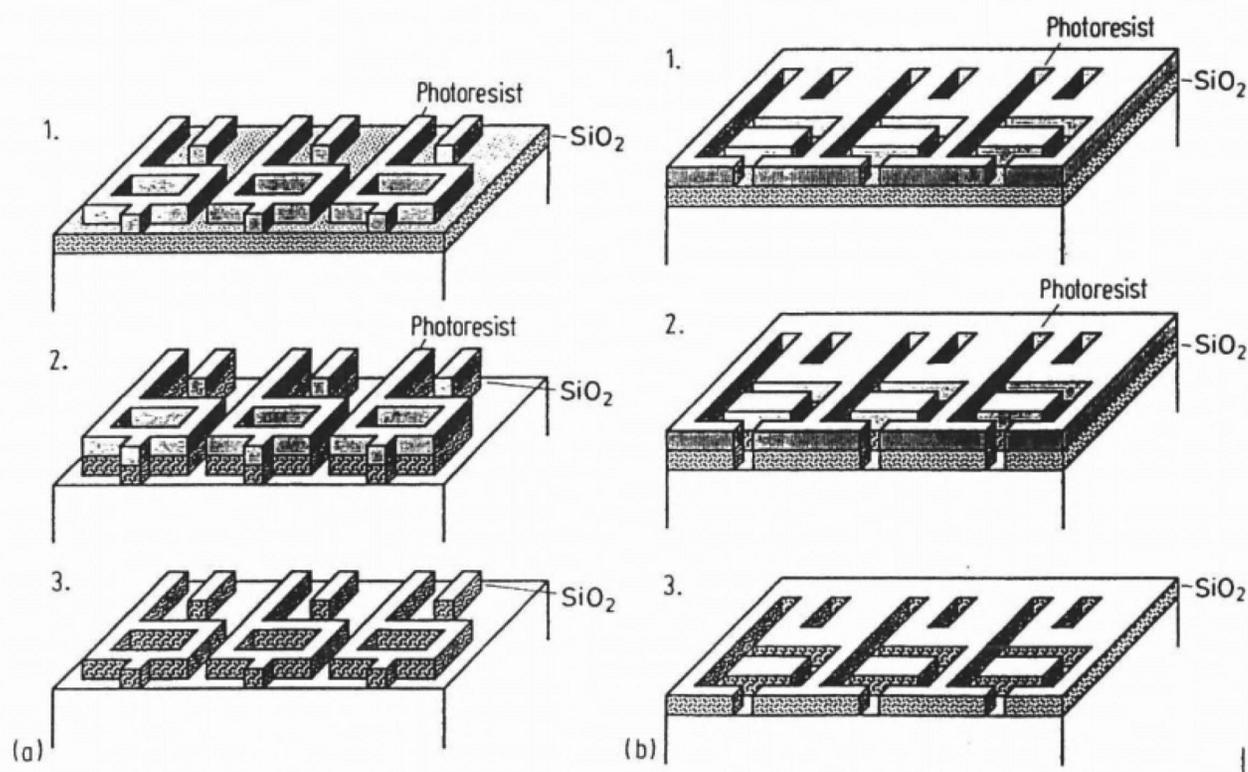


Abb. 7

Photolithographie der Silizium-Planartechnik, (a) mit Positiv-Resist, (b) mit Negativ-Resist von der gleichen Maske (nach Maly, 1987)

Der *Bauelemententwurf* der Planartechnologie läuft in „Systemen“ ab. Die verfügbaren Entwurfselemente sind häufig vordefiniert, insbesondere hinsichtlich ihrer Minimalgröße, die die verfügbare Technologie und die physikalische Funktion eines Bauelementes begrenzt. Wie diese Bauelemente miteinander zu Schaltungen verbunden werden und innerhalb der Technologie gleichzeitig entstehen,

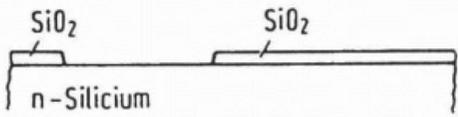
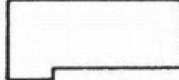
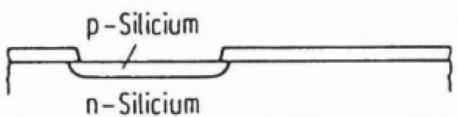
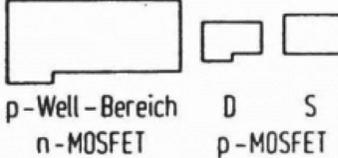
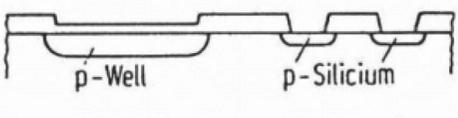
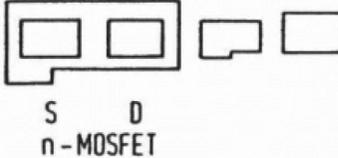
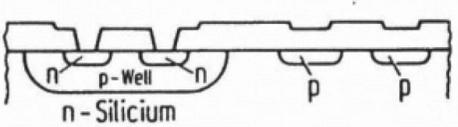
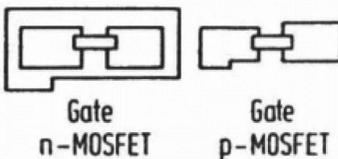
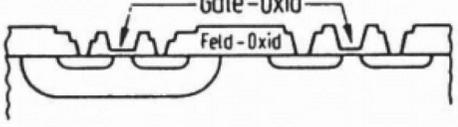
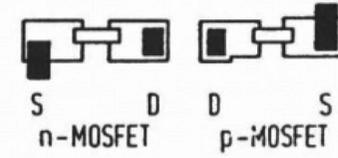
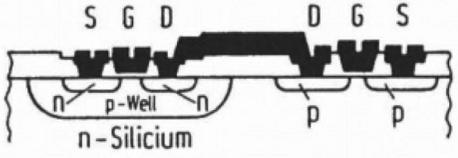
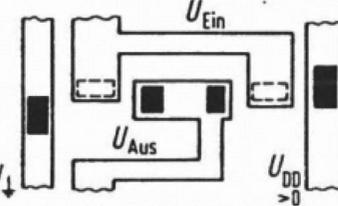
Prozeßschritte	Querschnitte und Maskenfolge	Überlagerung der Masken
Strukturierung der SiO ₂ -Schicht über n-Silizium-Substrat für p-Wanne der n-MOSFET's	 <p>1. Maske : p-Well</p>	 <p>p-Well-Bereich</p>
Diffusion oder Ionenimplantation von Bor-Akzeptoren in p-Wanne (p-Well)	 <p>1. Bor-Diffusion oder Bor-Implantation</p>	
Strukturierung von Source- und Drain-Öffnungen für p-Bereiche der p-MOSFET's	 <p>2. Maske : p-Kanal-Source und -Drain</p>	 <p>p-Well-Bereich n-MOSFET D S p-MOSFET</p>
Diffusion oder Ionenimplantation von Bor-Akzeptoren in p-Bereiche von p-MOSFET und anschließende Temperung	 <p>2. Bor-Diffusion oder Bor-Implantation</p>	
Strukturierung von Source- und Drain-Öffnungen für n-Bereiche im p-Well der n-MOSFET's	 <p>3. Maske: n-Kanal-Source und -Drain</p>	 <p>S D n-MOSFET</p>
Phosphor-Abscheidung (thermisch oder durch Ionenimplantation) mit Eintrieb-Diffusion für n-Bereiche im p-Well	 <p>Phosphor-Abscheidung und Diffusion</p>	
Strukturierung der Gate-Bereiche beider MOSFET's	 <p>4. Maske: n- und p-Kanal-Gate</p>	 <p>Gate n-MOSFET Gate p-MOSFET</p>
Thermische Oxidation von Gate-Oxid für beide MOSFET's nachfolg. Strukturierung S- und D-Kontaktlöcher	 <p>5. Maske: Source- und Drain-Kontakte</p>	 <p>S D D S n-MOSFET p-MOSFET</p>
Metallisierung mit nachfolgender Strukturierung der Leiterbahnen	 <p>6. Maske: Leiterbahnen</p>	 <p>U_{Ein} U_{Aus} U_{DD} > 0</p>

Abb. 8

Schema zur Herstellung eines CMOS-Inverters der Silizium-Planartechnologie als Arbeitsablauf für eine Folge von 6 Masken (nach Wagemann, 1992, 578)

prägt den Begriff „Integrierte Schaltungen“ (engl. integrated circuit, IC) (Abb. 5). Um Kosten und Entwurfszeit zu sparen, wird in vielen Fällen ein ASIC-Entwurf durchgeführt (ASIC $\hat{=}$ anwenderspezifischer IC, IC $\hat{=}$ integrated circuit). Dabei werden lediglich die oberste Entwurfsebene, die Metallisierung, nach den Wünschen des Anwenders strukturiert und dabei vorgefertigte Gruppen von aktiven und passiven Bauelementen, manchmal sogar Baugruppen, miteinander zur gewünschten Schaltung verbunden.

Neuerdings ist der Begriff der „Integrierten Schaltung“ umfassend erweitert worden zur „*Mikrosystemtechnik*“. Darunter versteht man Schaltungen, die weit über die elektronischen Elemente, wie Prozessor, Speicher, Analognetzwerke usw., hinausgehen und Sensoren zur Aufnahme sowie Akt(-uat-)oren zur Abgabe auch nicht-elektrischer Signale im Baustein umfassen. Beschleunigungs- und Drucksensoren der Mikromechanik standen hier am Anfang, inzwischen gibt es auch chemische Sensoren, die bestimmte Gase selektiv registrieren; bei den Aktuator-Elementen kennt man Ventile (an Spiralfedern, Abb. 9) (Heuberger (Hg.), 1989), aber auch mikrominiaturisierte Motoren (Abb. 10) (Engelmann et al., 1993). Derartige Bausteine der Mikrosystemtechnik verlassen häufig die gewohnte Silizium-Planar-Technologie, um durch Wahl geeigneter anderer Halbleitermaterialien, wie GaAs oder InP, Anwenderzwecken noch besser entsprechen zu können. Die *Integrierte Optik* zur Verarbeitung optischer Signale für Lichtwellenleiter (Glasfaser) im bestgeeigneten Wellenlängenbereich zwischen 1,3 und 1,5 μm , die *Photonik*, hat zahlreiche neuartige Lösungen hervorgebracht (Ebeling, 1992). Interessanterweise gibt es aber auch hier Entwicklungen, wie in der Mikromechanik, die Synergie-Kräfte der Planartechnologie des Siliziums zu nutzen und Integrierte Optik der Lichtwellen-Führung mit Silizium zu realisieren (Splett et al., 1994).

Da ein fehlerhafter Entwurf unnötige Technologiekosten verursacht, werden bereits sehr früh *Simulationsrechnungen* herangezogen, um Entwurfsfehler zu vermeiden. Simulationen von Integrierten Schaltungen beziehen sich auf unterschiedliche „Ebenen“ des Bauelementes. Neben der „Logischen Ebene“ als Verknüpfung binärer Funktionen steht die „Timing-Ebene“, die den abgestimmten Zeitablauf der Signale erfaßt. Darunter liegt die „Bauelement-Ebene“, die die Funktion des Einzelementes mittels der Halbleiter-Gleichungen überwacht. Dies sind mehrere voneinander unabhängige Differentialgleichungen der Festkörperphysik, die mit speziellen Rand- und Anfangsbedingungen „die Physik“ des Bauelementes beschreiben: die Strom- und die Bilanz-Gleichungen, die Poisson-Gleichung und – wenn extreme Miniaturisierung der Strukturen eine Rolle spielt – die Schrödinger-Gleichung. Zur simultanen Lösung dieser Gleichungen beispielsweise in zwei- oder dreidimensionaler Beschreibung wird erhebliche Rechner-Kapazität benötigt, damit die numerischen Verfahren in sinnvoller Zeit

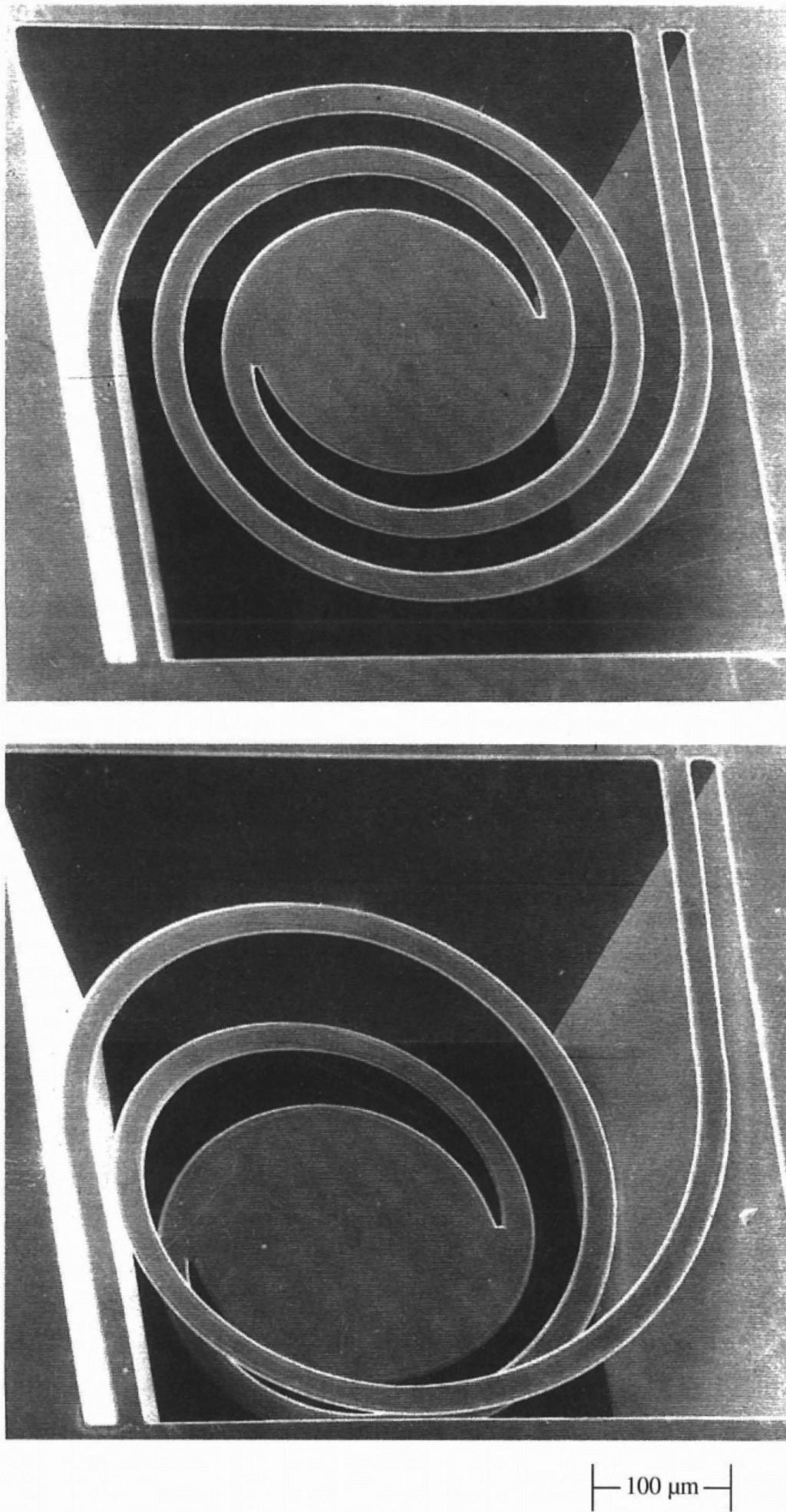


Abb. 9

Mikroventil, erzeugt durch Freiätzen eines 1 μm dicken Ventiltellers (runde Scheibe) mit Spiralfeder-Aufhängung innerhalb eines 300 μm dicken Silizium-Wafers. Oben: Ventil offen, unten: Ventil geschlossen (Fotos: Institut f. Siliziumtechnologie/ISiT der Fraunhofer-Gesellschaft/FhG Prof. Dr. A. Heuberger, (Heuberger (Hg.), 1989))

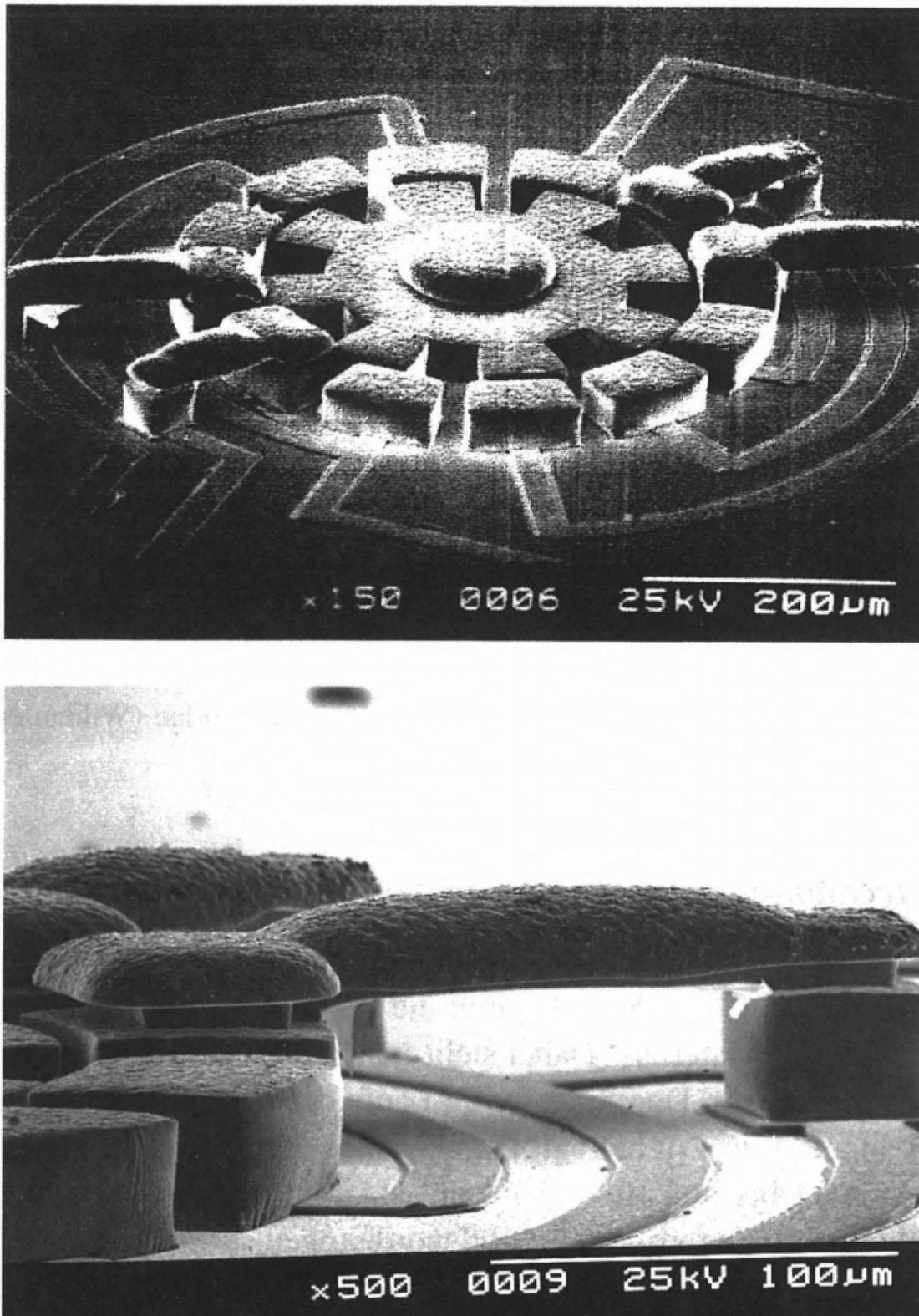


Abb. 10

Elektrostatistischer Mikromotor aus Silizium (oben) mit dreidimensionaler Verschaltung (unten: Überbrückung durch aufgelöteten Verbinder). Montagegenauigkeit $\pm 1 \mu\text{m}$ (Fotos: Forschungsschwerpunkt Technologien der Mikroperipherik a. d. TU Berlin, Dr. G. Engelmann (Engelmann et al., 1993))

verwertbare Ergebnisse erbringen (Abb. 11). Für Bauelemente der Mikrosystemtechnik und der Photonik kommen u.U. noch weitere Basisgleichungen bei der Simulation hinzu.

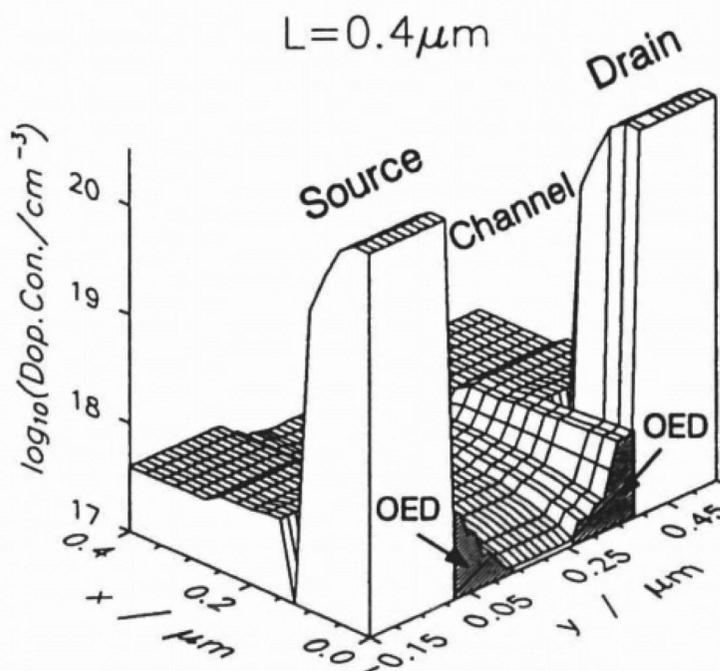


Abb. 11

Zweidimensionales Dotierungsprofil eines miniaturisierten MOS-Transistors der Röntgenstrahl-Technologie (Kanallänge $0,4\ \mu\text{m}$) mit Oxidationsunterstützter Diffusion/OED vom Substrat zum Inversionskanal zur Stabilisierung der Schwellenspannungswerte nach ISiT/FhG und TU Berlin, Dr.-Ing. H. J. Wildau (Wildau et al., 1993)

2.2 Technologie und Produktion von Halbleiterbauelementen

Die Produktion von Halbleiterbauelementen umfaßt eine Folge von Technologiestritten (Beneking, 1991). Stets beginnt die Produktion mit der Herstellung des hochreinen Silizium-Materials. Dabei stellt man nach der Grund-Raffination große Einkristalle her, deren Durchmesser im Laufe der Zeit auf 20 cm gewachsen ist und deren Länge bis zu 2 m beträgt. Durch Zonen-Reinigung gelingt es, das Maß an Fremd-Atomen bis auf $10^{13} \dots 10^{14}\ \text{cm}^{-3}$ abzusenken, also gegenüber den ca. $10^{22}\ \text{cm}^{-3}$ Siliziumatomen um 8...9 Größenordnungen. Mittels einer Säge werden „Wafer“ (engl. Scheiben; Platten) vom Einkristall abgesägt; diese Wafer von z. B. 6 Zoll Durchmesser und 1 mm Dicke sind die sogenannten Substrate, die Träger, für die meisten Halbleiter-Bauelemente.

Die wichtigsten Technologie-Schritte nach der Wafer-Herstellung und ihrer Oberflächen-Bearbeitung sind die sich wiederholenden Abläufe der Mikro-Lithographie, der Wafer-Dotierung, schließlich der Metallisierung und der Zerteilung in Chips. Am Schluß stehen Chip-Aufbau und die Produktionstests.

Die *Mikro-Lithographie* beruht auf einer Gunst der Natur, die Silizium in Form des Siliziumdioxids/ SiO_2 mit einem chemisch, thermisch und elektrisch außerordentlich widerstandsfähigen Oxid ausgestattet hat, das zudem an der Siliziumoberfläche in dünnen Schichten wachsen kann (thermische Oxidation). Trotz vieler Untersuchungen hat man bei keinem anderen Halbleitermaterial eine ähnlich resistente Phase als Deckschicht finden können. Deshalb trat das anfangs indu-

striell favorisierte Germanium wieder in den Hintergrund. Wie bereits weiter oben dargestellt (Abb. 7), geht man von der Schichtenfolge Photolack (engl. resist)/SiO₂/Silizium aus. Zunächst strukturiert man photographisch die Lackschicht, die nach Entwicklung „Fenster“ entsprechend der Maskenstrukturen aufweist, die mit Flußsäure in die SiO₂-Schicht bis zum Si-Substrat durchgeätzt werden. Nach Entfernung der Lackschicht können nun bei hoher Temperatur ($\approx 1100^\circ\text{C}$) Dotierstoffe ins Silizium diffundiert werden, während sie aufgrund des sehr viel kleineren Diffusionskoeffizienten im SiO₂ steckenbleiben. Nach Auflösung der SiO₂-Schicht ist eine „planare“ Struktur im Silizium definiert. Ohne Hochtemperatur-Behandlung läßt sich die gleiche Struktur auch durch Ionen-Implantation erzielen, bei der die Dotierstoffe mittels eines Ionenbeschleunigers in die Probe mit hoher Energie hineingeschossen werden. Allerdings muß anschließend eine thermische Behandlung stattfinden, um die erzeugten Gitterschäden wieder auszuheilen.

So entstehen Profile von Dotierstoffen in die Tiefe des künftigen Bauelementes hinein, Profile, die sich überlagern und topologisch die erwartete Bauelementfunktion ergeben (Abb. 8). Jeder Schritt wird durch Simulationen abgesichert und durch nachfolgende Messungen bestätigt (Abb. 12).

Jede stabile industrielle Produktion mit guter Ausbeute bedarf umsichtiger technologischer Weiterentwicklung. Dabei geht es vielfach nicht nur um quantitative Schritte, wie beispielsweise beim Übergang von 4-Zoll-Wafern auf 6-Zoll-Wafer, sondern um qualitativ neuartige Basis-Innovationen. Dazu zählt z. B. die Entwicklung der *Röntgenstrahl-Lithographie* zur Belichtung von Bauelementstrukturen, die in ihrer Miniaturisierung die physikalischen Anforderungen an lichteptische Abbildung unterschreiten. Die Strahlerzeugung findet bei den magnetisch abgelenkten Hochenergie-Elektronen eines Speicherringes statt, wie es z. B. die BESSY-Anlage in Berlin-Dahlem leistet. Nach Austritt aus dem Strahlrohr (Abb. 13) läuft das parallele Strahlenbündel durch das Vakuumfenster und die Röntgenmaske (Mitte) und belichtet im sogenannten Proximity-Abstand von ca. 50 μm die Resist-beschichteten Silizium-Wafer (oben). Der Schwerpunkt der Röntgenstrahlung liegt bei einer Wellenlänge von 0,7 nm (Trube et al., 1990). Die in Berlin im Institut für Mikrostrukturtechnik der Fraunhofer-Gesellschaft erfolgreich entwickelte Technologie hat sich industriell bis heute noch nicht gegenüber der ständig verbesserten Lichtoptik durchsetzen können, vor allem wegen der außerordentlich aufwendigen Röntgenstrahlquelle. Ihre Einsatzfähigkeit ist durch viele Untersuchungen jedoch bestens belegt (Windbracke et al., 1991).

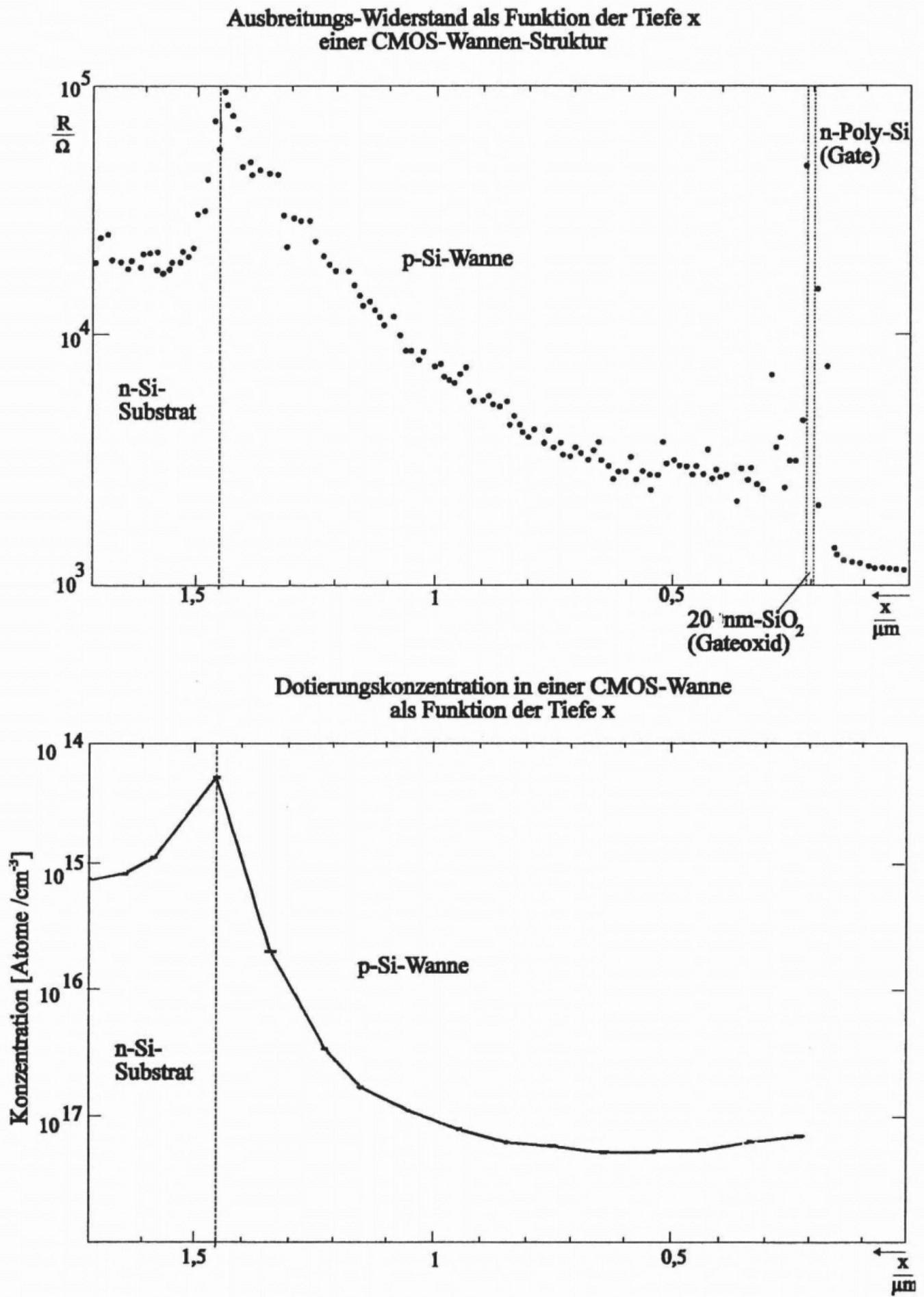


Abb. 12

Dotierungsprofil einer p-Si-Wanne im n-Si-Substrat (z. B. entsprechend Abb. 8 für den n-MOSFET im Kanalbereich) mit Gate-Oxid und n-Poly-Si-Metallisierung
 oben: 2-Punktsonden-Messung des Ausbreitungswiderstandes R
 unten: Simulationsrechnung des Dotierungsprofils
 (nach Dr.-Ing. W. Seifert, Inst. f. Werkstoffe d. Elektrotechnik, TU Berlin)

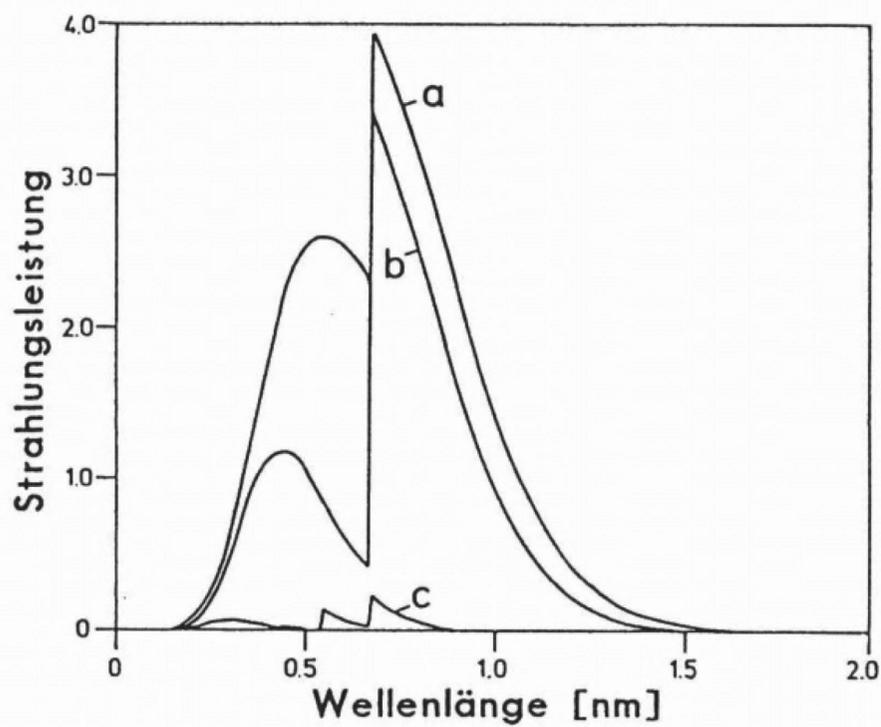
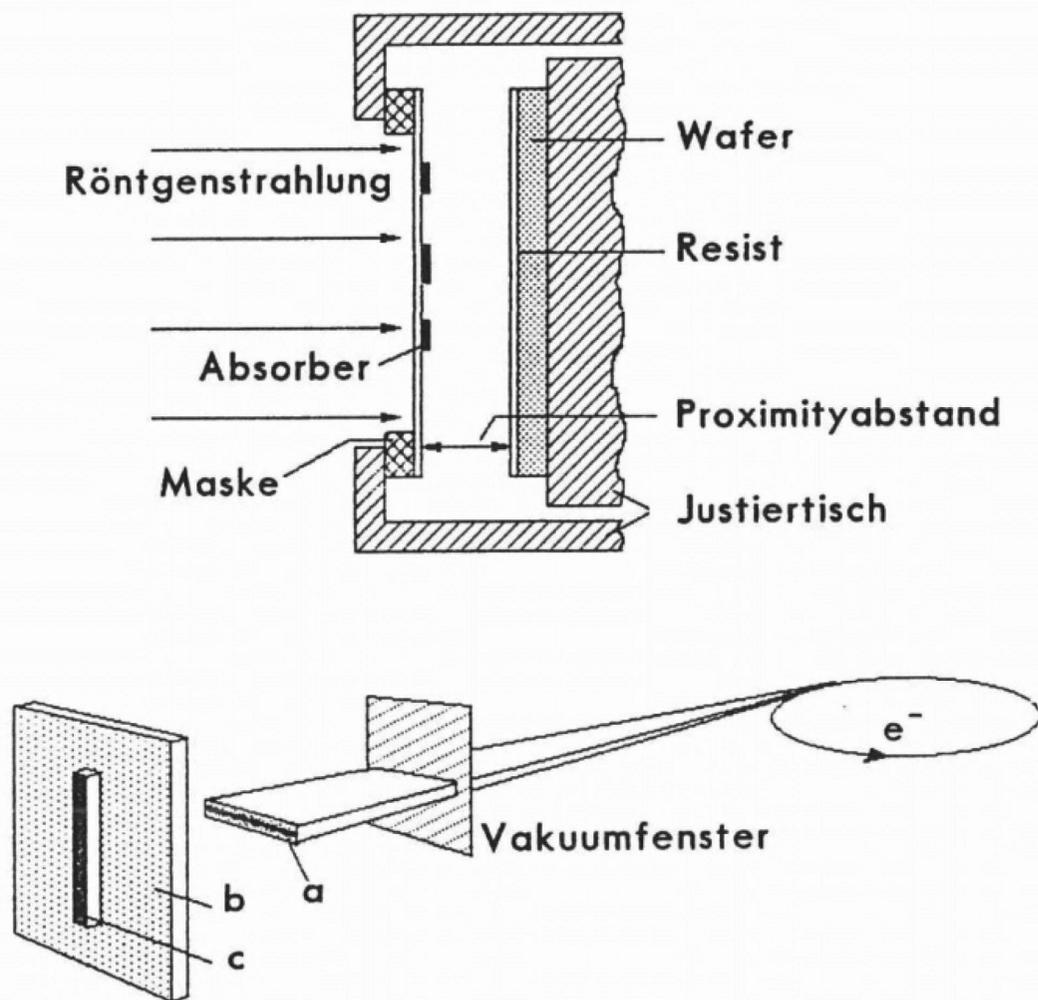


Abb. 13

Röntgenstrahl-Lithographie am Berliner Speicherring für Synchrotronstrahlung BESSY
Strahlungsleistung (willk. Einh.) im Subnanometer-Bereich

a. hinter dem Vakuumbenster

b. hinter dem Maskenträger aus 1m Silizium

c. hinter dem Absorbermaterial (Au) (Trube et al., 1991) sowie Dissertationsschrift

Dr.-Ing. J. Trube (TU Berlin, 1991)

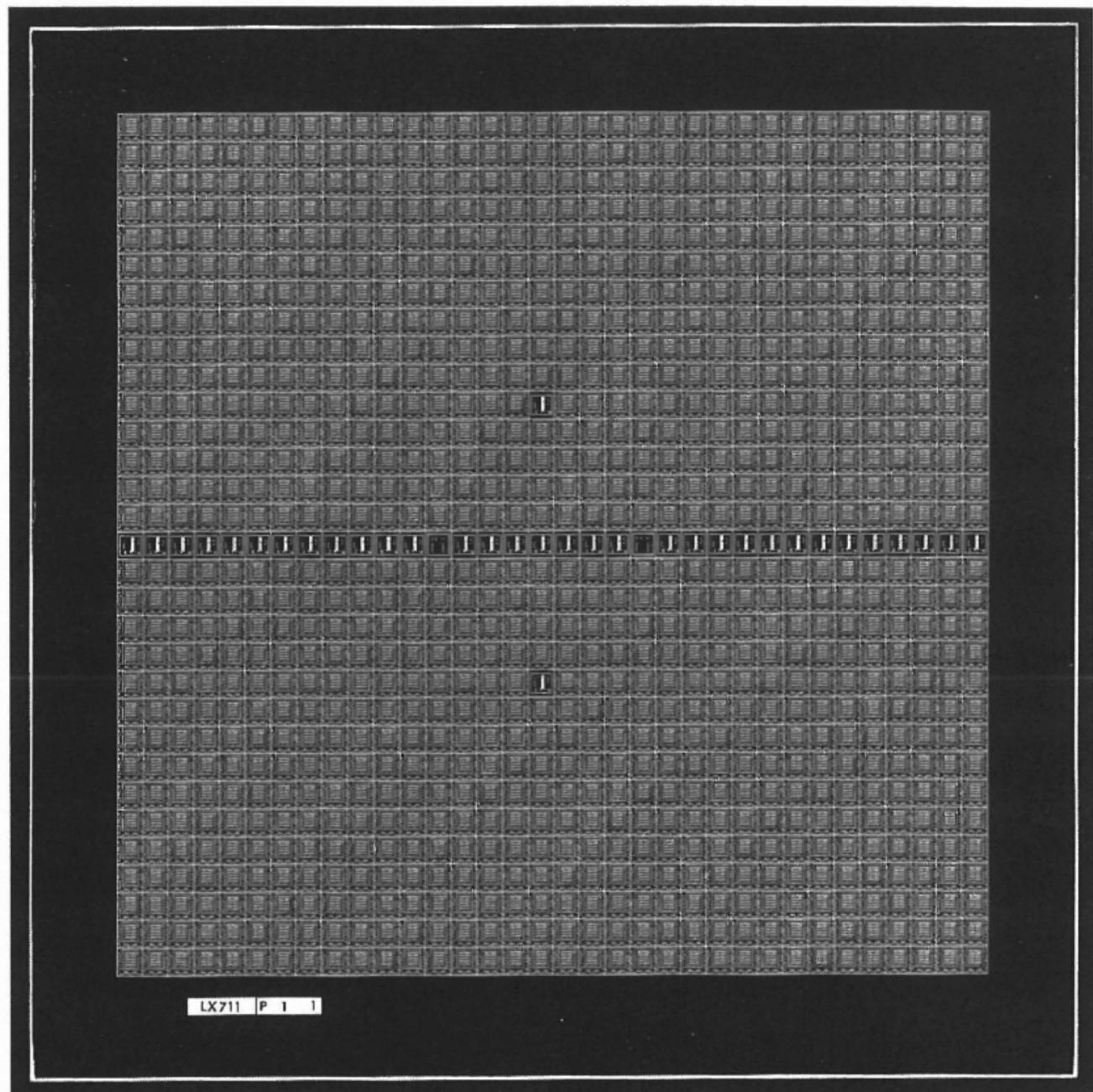


Abb. 14

Arbeitsmaske für nachrichtentechnischen Integrierten Schaltkreis (Metallisierungsmaske) in Originalgröße $10 \times 10 \text{ cm}^2$ (1120 Chips). Neben den Auftragschips umfaßt die Arbeitsmaske 36 Testchips: in der Mitte waagrecht als Reihe sowie in der Mitte senkrecht zwei Elemente, um die homogene Verteilung der Bauelementparameter abzusichern.

2.3 Qualitätssicherung und Meßtechnik bei der Herstellung von Halbleiterbauelementen

Die Sicherung der Bauelement-Qualität ist ein zentrales Problem der Halbleiterfertigung. Dies betrifft zunächst einmal die Einhaltung aller wichtigen Bauelementparameter für einen möglichst großen Anteil der produzierten Bauelemente, die *Ausbeute* (engl. yield), weiterhin die Langzeit-Stabilität der Bauelementparameter. Die Konkurrenzsituation, ebenso die Kontrollen der Anwender, aber vor allem der Preisdruck des Marktes erfordern eine leistungsstarke und kontrollierte Produktion.

Technologische Qualitätssicherung zielt auf die Absicherung einer kontinuierlichen Qualität der Bauelemente, und sie entsteht im Rahmen eines übergreifenden Qualitätssicherungssystems für eine Fertigung. So ist im Verlaufe des letzten Jahrzehnts durch die auch als DIN-Standard übernommene europäische ISO-9000-Norm mit Folgenormen eine Rahmenbeschreibung entstanden, die als Leitfaden zur Auswahl und Anwendung von Maßnahmen des *Qualitäts-Managements* dient.¹ Danach ist „Qualität“ der übergeordnete Begriff für Zuverlässigkeit, Konformität und Sicherheit, und sie beschreibt die Gesamtheit der Eigenschaften, die zur Erfüllung von dokumentierten Erfordernissen geeignet sind. Ein wichtiger weiterer Begriff ist die *Annehmbare Qualitätsgrenze* (AQL, engl. accepted quality level), die für Stichprobenprüfungen den noch akzeptierten Anteil von fehlerhaften Bauelementen festlegt (z. B. Ausfälle innerhalb von 100 Bauelementen), und insofern „Qualität“ quantifiziert.

Die Maßnahmen der Qualitätssicherung bestehen aus der förderlichen Fertigungsumgebung, in der die Ausgangsmaterialien verarbeitet werden und die Konformität der Produkte mit den Erwartungswerten durch Messungen nachgewiesen wird. Diese Messungen sind hierarchisch geordnet.

Die unterste Stufe der Qualitätssicherung bezieht sich auf vereinbarte und dokumentierte Meßverfahren zur statistischen Bewertung von Bauelementparametern nach Abschluß der Fertigung (*Produktionstest*). Bei Dioden gehören dazu Sperrströme und Durchbruch-Spannungen, bei Transistoren Stromverstärkung und Steilheit, bei Solarzellen der Wirkungsgrad usw. Die nächste Stufe untersucht die Parameter von Ersatzschaltbildern der Bauelemente hinsichtlich ihrer Streuung innerhalb der technologischen Abläufe (*Lostest*). Hier spielen (Serien-)Widerstände, Kapazitäten, Induktivitäten (bei Aufbauvarianten für hohe Betriebsfrequenzen), auch Temperaturkoeffizienten eine Rolle. Die nächst-übergeordnete Stufe der Qualitätssicherung bewertet die Parameter von besonderen Testmustern, die auf Einzel-Chips zwischen den Auftrag-Chips, oder als besondere Testschaltung auf dem Auftrag-Chip selber untergebracht sind (*Testchip*) (Abb. 14). Mit besonderen Anordnungen werden Dotierungsprofile, die Lebensdauer und Beweglichkeit der Ladungsträger, die thermische Stabilität der Strukturen vermessen. Die oberste Stufe der Qualitätssicherung sieht den Entwurf von besonderen Testmustern vor, mit denen man neuartige Technologieschritte prüfen kann (*Technologie-Test*) (Abb. 15). Auf diese Weise bewertet man z. B. den Einfluß extremer Miniatürisierung auf Durchbruch-Feldstärke und hohe Stromdichte in den Leiterbahnen auf „heiße“ Elektronen und Instabilitäten von MOS-Transistoren, aber auch

1 DIN ISO 9000 (Mai 1990), DIN EN ISO 9001 (Aug. 1994), DIN EN ISO 9002 (Aug. 1994), DIN ISO 9004 (Mai 1990).

neuartige Materialkombinationen, z.B. in Form von Hetero-Übergängen zwischen kristallinem und amorphem bis poly-kristallinem Silizium.

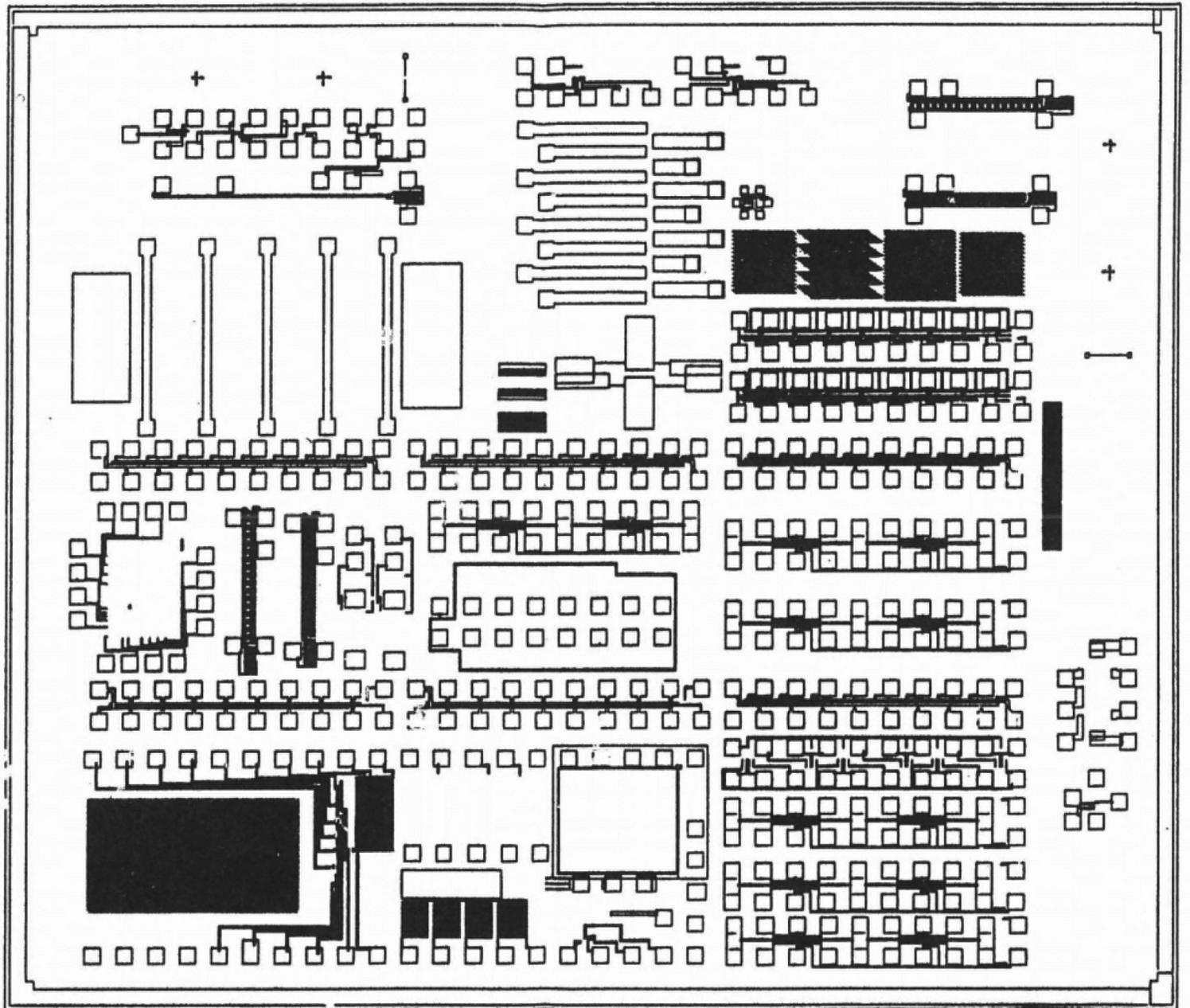


Abb. 15

Testchip für die Röntgenstrahl-Technologie mit unterschiedlichen Strukturen zur Untersuchung einzelner Bauelementparameter. Kleinste Strukturfeinheit $0,4\mu\text{m}$, Röntgenquelle BESSY-Speicherring Berlin (ISiT Berlin/Dr. W. Windbracke (Windbracke et al., 1991) und TU Berlin/Dr. W. Seifert (Wildau et al., 1993))

Normalerweise wird die Hierarchie von qualitätssichernden Maßnahmen in der Mikroelektronik-Entwicklung bis zur Fertigung von oben nach unten durchlaufen: 1. Technologie-Test; 2. Testchip; 3. Lostest; 4. Produktionstest. Eine lückenlose Dokumentation darüber sowie über alle verwendeten Materialien und Reagentien gehört dazu. Bei Freigabeverfahren von Produkten für bestimmte Anwendungen, z. B. in der Medizin-Technik, durch nationale Aufsichtsbehörden (in Deutschland der Technische Überwachungsverein/TÜV, in den USA die Federal Drugs Authority/FDA) ist lückenlose und dokumentierte Qualitätssicherung unabdingbar.

Alle Maßnahmen der Qualitätssicherung schlagen sich in dem Wert der Ausbeute nieder. Für neue Produkte großer und komplexer IC-Bauelemente beginnt man mit wenigen Prozent, bei eingefahrener und stabiler Fertigung kann der Wert auf 80% und höher steigen. Hier ist leicht einzusehen, daß ein Erstanbieter Gewinn macht, selbst wenn er nach der Einführungsphase den Preis senkt, während ein Zweit-Anbieter (die „Second-Source“) gerade dadurch in die Verlustzone gerät.

3. Schlußfolgerungen

Die Produktion von Halbleiterbauelementen der Mikroelektronik und Photonik läuft als dreistufiger Prozeß ab, vom Entwurf über die Produktion zur Qualitätssicherung. Die Synergie der wohlbeherrschten Planartechnologie des Siliziums hat zu wachsender Systemgröße und -komplexität geführt, wodurch die Anforderungen an die Qualitätssicherung wachsen. Dessen ungeachtet gilt Moore's Gesetz vom unabwendbaren Preisverfall angesichts weiteren Bauelement-Wachstums weiter, gerade weil man sich weltweit einer im Kern gleichartigen Produktionstechnik der Silizium-Bauelemente in Planartechnologie bedient.

4. Danksagung

Kollegen und Mitarbeitern habe ich für Kooperationen, Informationen und Abbildungen im vorliegenden Artikel zu danken: Herrn Prof. Dr. K. Goser, Lehrstuhl f. Werkstoffe der Elektrotechnik der Universität Dortmund, Herrn Prof. Dr. A. Heuberger, Institut f. Siliziumtechnologie/ISiT Berlin/Itzehoe der Fraunhofer-Gesellschaft/FhG, Herrn Prof. Dr. H. Reichl, Fraunhofer-Einrichtung für Zuverlässigkeit und Mikrointegration/IZM Berlin der Fraunhofer-Gesellschaft/FhG und Forschungsschwerpunkt Technologien der Mikroperipherik a. d. Technischen Universität Berlin, Herrn Dr.-Ing. W. Seifert und Herrn Dipl.-Ing. B. Tierock aus der Technologiegruppe unseres Institutes, Herrn Dipl.-Ing. B. Krüger, Herrn Dr.-Ing. A. Ringhandt (jetzt: Fa. Siemens München) und Herrn Dr.-Ing. H.J. Wildau (jetzt: Fa. Biotronik Berlin) als wissenschaftlichen Mitarbeitern unseres Institutes.

Literatur

- Augarten, S., 1983: State of the Art. In: Ticknor Fields, New Haven
- Beneking, H., 1991: Halbleiter-Technologie, Stuttgart (B. G. Teubner)
- Ebeling, K. J., 1992: Integrierte Optoelektronik, Berlin (J. Springer)
- Engelmann, G., Ehrmann, O., Leutenbauer, R., Schmitz, H. & H. Reichl, 1993: Proc. SPIE/The Society of Photo-Optical Instrumentation Engineers, Quebec, S. 306–313
- Heuberger, A. (Hg), 1989: Mikromechanik, Berlin (J. Springer)
- Interview mit H. Sandfort, 1994: Eine Art Glaubenskrieg. In: Der Spiegel 28 (1994), S. 91/92
- v. Klitzing, K., Dorda, G. & M. Pepper, 1980: Phys. Rev. Letts. 45 (1980), S. 494f.
- Maly, W., 1987: Atlas of IC-Technologies. In: Benj.-Cummings Publ. Comp. (1987)
- Moore, G., 1980: VLSI, What does the Future Hold. In: Electron. Aust. 42, 14 (1980)
- Seitz, K., 1990: Die japanisch-amerikanische Herausforderung, München (Verlag Bonn Aktuell)
- Splett, A. et al., 1994: IEEE Photonics Technology Letts. 6 (1) (1994), S. 59–61
- Trube, J. & A. Heuberger, 1990: Angewandte Makromolek. Chem. 183 (1990), 123–132 (3239)
- Wagemann, H. G., 1992: Halbleiterphysik. In: Raith, W. (Hg), Bergmann-Schaefer Bd. 6, „Festkörper“, Berlin (W. de Gruyter)
- Wildau, H. J., Bernt, H., Friedrich, D., Seifert, W., Staudt-Fischbach, P., Wagemann, H. G. & W. Windbracke, 1993: IEEE-Trans. ED 40 (1993), S. 2318–2325
- Windbracke, W., Bernt, H., Friedrich, D., Pelka, M., Hernicker, P., Kruhlmann, E., Zwicker, G., Schliwinski, H. J., Lange, P., Tomkowiak, K., Klinkenberg, S. & P. Staudt-Fischbach, 1991: Ein 0,4 μm CMOS Laborprozeß mit 8 Röntgenlithographieebenen. In: GME-Fachbericht 8 (1991), S. 321–326